

Ref #	Hits	Search Query	DBs	Default Operator	Plurals	Time Stamp
L1	247	365/185.02.ccls.	US-PGPUB; USPAT	OR	ON	2005/02/11 07:42
L2	602	365/185.09.ccls.	US-PGPUB; USPAT	OR	ON	2005/02/11 07:42
L3	513	365/228.ccls.	US-PGPUB; USPAT	OR	ON	2005/02/11 07:43
L4	191	((voltage or potential or supply) same (((cut\$6 or turn\$6 or turn) adj off) or off) same threshold same (program\$6 or writ\$8))".	EPO; JPO	OR	ON	2005/02/11 07:45

PAT-NO: JP02004118908A
DOCUMENT-IDENTIFIER: JP 2004118908 A
TITLE: NONVOLATILE SEMICONDUCTOR STORAGE DEVICE
PUBN-DATE: April 15, 2004

INVENTOR-INFORMATION:

NAME	COUNTRY
SAKURAI, RIYOUTAROU	N/A
TANAKA, HITOSHI	N/A
NODA, TOSHI FUMI	N/A
SHIGEMATSU, KOJI	N/A

ASSIGNEE-INFORMATION:

NAME	COUNTRY
RENESAS TECHNOLOGY CORP	N/A
HITACHI ULSI SYSTEMS CO LTD	N/A

APPL-NO: JP2002278905

APPL-DATE: September 25, 2002

INT-CL (IPC): G11C016/02, G11C016/06

ABSTRACT:

PROBLEM TO BE SOLVED: To prevent a memory cell in a depleted state from being caused even when a power cut-off has occurred during writing or erasing operation in an electrically writable and erasable nonvolatile semiconductor storage device such as a flash memory.

SOLUTION: The nonvolatile semiconductor storage device such as a flash memory is constructed in such a manner that when a power cut-off has occurred during writing or erasing operation, a rewriting operation is executed to change a threshold voltage in the reverse direction by interrupting ongoing

operation. Additionally, an internal power supply circuit (a number of rows of charge pumps) is changeable in accordance with the level of a power supply voltage so as to execute the rewriting operation.

COPYRIGHT: (C)2004, JPO

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開2004-118908

(P2004-118908A)

(43)公開日 平成16年4月15日(2004.4.15)

(51) Int.Cl.⁷

G 11 C 16/02

G 11 C 16/06

F 1

G 11 C 17/00 6 1 2 D

G 11 C 17/00 6 0 1 Q

G 11 C 17/00 6 1 1 Z

G 11 C 17/00 6 0 1 E

G 11 C 17/00 6 3 2 A

テーマコード(参考)

5 B 0 2 5

審査請求 未請求 請求項の数 15 O L (全 21 頁) 最終頁に統く

(21)出願番号

特願2002-278905(P2002-278905)

(22)出願日

平成14年9月25日(2002.9.25)

(71)出願人 503121103

株式会社ルネサステクノロジ

東京都千代田区丸の内二丁目4番1号

(71)出願人 000233169

株式会社日立超エル・エス・アイ・システムズ

東京都小平市上水本町5丁目22番1号

(74)代理人 100085811

弁理士 大日方 富雄

(72)発明者 櫻井 良多郎

東京都小平市上水本町5丁目20番1号

株式会社日立製作所半導体グループ内

最終頁に統く

(54)【発明の名称】不揮発性半導体記憶装置

(57)【要約】

【課題】フラッシュメモリのような電気的に書き込み、消去可能な不揮発性半導体記憶装置において、書き込みまたは消去動作中に電源遮断が発生した場合にも、デブリート状態のメモリセルが発生しないようにする。

【解決手段】フラッシュメモリのような不揮発性半導体記憶装置において、書き込みまたは消去動作中に電源遮断が発生した場合には、実行中の動作を中断してしきい値電圧を逆方向へ変化させる書き戻し処理を行なうように構成した。また、該書き戻し処理が行なえるように電源電圧のレベルに応じて内部電源回路(チャージポンプの段数)を切替え可能に構成した。

【選択図】 図7

